日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 8月31日

出 願 番 号 Application Number:

特願2001-263835

出 願 人 Applicant(s):

株式会社村田製作所

2001年 9月25日

特許庁長官 Commissioner, Japan Patent Office





特2001-263835

【書類名】

特許願

【整理番号】

20010362

【提出日】

平成13年 8月31日

【あて先】

特許庁長官

殿

【国際特許分類】

H01P 1/20

【発明者】

【住所又は居所】

京都府長岡京市天神二丁目26番10号

株式会社村田製作所内

【氏名】

岡田 貴浩

【発明者】

【住所又は居所】

京都府長岡京市天神二丁目26番10号

株式会社村田製作所内

【氏名】

石原 甚誠

【発明者】

【住所又は居所】

京都府長岡京市天神二丁目26番10号

株式会社村田製作所内

【氏名】

加藤 英幸

【特許出願人】

【識別番号】

000006231

【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】

100084548

【弁理士】

【氏名又は名称】 小森 久夫

【先の出願に基づく優先権主張】

【出願番号】

特願2000-335715

【出願日】

平成12年11月 2日

【手数料の表示】

【予納台帳番号】 013550 【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9004875

【プルーフの要否】

要

【書類名】 明細書

【発明の名称】 複合誘電体フィルタ装置および通信装置

【特許請求の範囲】

【請求項1】 略直方体形状の誘電体ブロックの一方の面から、その面に対向する他方の面へ向かって延び且つ互いに平行となる向きに複数の内導体を配列し、前記誘電体ブロックの外面に外導体を形成して、前記複数の内導体のうち順に隣接する複数の内導体を組とするフィルタを複数組構成してなる複合誘電体フィルタ装置において、

互いに隣接するフィルタ同士の境界部に相当する外導体の一部に外導体非形成部を設けた複合誘電体フィルタ装置。

【請求項2】 前記外導体非形成部を前記誘電体ブロックの外面に一周にわたって形成した請求項1に記載の複合誘電体フィルタ装置。

【請求項3】 前記誘電体ブロックの外面に、前記互いに隣接する2つのフィルタが共用する、外導体から分離した入出力端子を形成するとともに、当該入出力端子の周囲に前記外導体非形成部を連続させた請求項1または2に記載の複合誘電体フィルタ装置。

【請求項4】 前記誘電体ブロックの外導体に接続するアース接続用金属カバーを、前記外導体非形成部で分離した外導体毎に独立させた請求項1~3のいずれかに記載の複合誘電体フィルタ装置。

【請求項5】 請求項1~4のいずれかに記載の複合誘電体フィルタ装置を アンテナ共用器として備えた通信装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

この発明は誘電体ブロックの内外に導体膜を形成して成る複合誘電体フィルタ 装置およびそれを備えた通信装置に関するものである。

[0002]

【従来の技術】

誘電体ブロックの内外に導体膜を形成して成る誘電体フィルタは、マイクロ波

帯における帯域通過フィルタなどとして用いられている。特に、送信周波数帯域を通過させ、受信周波数帯域を阻止する送信フィルタと、受信周波数帯域を通過させ、送信周波数帯域を阻止する受信フィルタとを、単一の誘電体ブロックに構成したデュプレクサは、例えば携帯電話機などにおいてアンテナ共用器として利用されている。

[0003]

【発明が解決しようとする課題】

ところで、このような複数のフィルタを単一の誘電体ブロックに構成した複合 誘電体フィルタ装置においては、フィルタ間のアイソレーションを如何に確保す るかが設計上のポイントの1つになる。例えば、上記アンテナ共用器としてのデ ュプレクサにおいては、送信信号と受信信号を分離するために用いるが、送信信 号が受信回路に回り込んだ場合、受信信号に悪影響を及ぼし、受信特性を悪化さ せるおそれがあるため、アンテナ共用器は送信信号を受信帯域で大きく減衰させ る特性を持たせている。

[0004]

しかし、近年の通信装置の小型化に伴い、上記複合誘電体フィルタ装置が小型 化されるに伴って、所定の規定値を満足するアイソレーション特性が得にくくな るという問題があった。

[0005]

この発明の目的は、小型の誘電体ブロックを用いて全体に小型化を図った場合でも、隣接するフィルタ間のアイソレーション特性を容易に高められるようにした複合誘電体フィルタ装置およびそれを備えた通信装置を提供することにある。

[0006]

【課題を解決するための手段】

この発明は、略直方体形状の誘電体ブロックの一方の面から、その面に対向する他方の面へ向かって延び且つ互いに平行となる向きに複数の内導体を配列し、前記誘電体ブロックの外面に外導体を形成して、前記複数の内導体のうち順に隣接する複数の内導体を組とするフィルタを複数組構成するが、互いに隣接するフィルタ同士の境界部に相当する外導体の一部に外導体非形成部を設ける。これに

より、隣り合うフィルタ間でのアース電流の結合(一方のフィルタのアース電流 と他方のフィルタのアース電流との誘導結合)を抑え、隣り合うフィルタ間のア イソレーション特性を改善する。

[0007]

また、この発明は、上記外導体非形成部を誘電体ブロックの外面に一周に亘って形成する。これにより上記アース電流の結合を確実に抑えて、隣り合うフィルタ間のアイソレーション特性を改善する。

[0008]

また、この発明は、上記誘電体ブロックの外面に、隣接する二つのフィルタが 共用する、外導体から分離した入出力端子を形成するとともに、その入出力端子 の周囲に外導体非形成部を連続させる。この構造により、外導体非形成部を入出 力端子周囲の部分にまで延ばして、隣接するフィルタ間のアース電流の結合を抑 える効果を高める。

[0009]

また、この発明は、上記誘電体ブロックの外導体に接続するアース接続用金属 カバーを、外導体非形成部で分離した外導体毎に独立させる。このようにアース 接続用金属カバーもフィルタ毎に分離することによって、隣接するフィルタ間の アース電流での結合を抑える。

[0010]

また、この発明は上記構造の複合誘電体フィルタ装置を、例えばアンテナ共用器としてのデュプレクサ部分に設けて通信装置を構成する。これにより送信信号の受信回路への回り込みを十分に抑えて、良好な受信特性を得る。

[0011]

【発明の実施の形態】

第1の実施形態に係るデュプレクサの構成を図1~図3を参照して説明する。

図1はデュプレクサの各面を見た投影図であり、(A)は内導体の開放端側の面、(B)は実装基板に実装した状態での上面図、(C)は内導体の短絡面、(D)は実装基板への実装面をそれぞれ示している。図1に示すように、略直方体形状の誘電体ブロック1には、その一方の面から対向する他方の面にかけてそれ

ぞれ延び、且つ互いに平行となる向きに、2 a ~ 2 g で示す 7 つの内導体形成孔を設けていて、それらの内面に内導体 3 をそれぞれ形成している。内導体形成孔 2 a ~ 2 c, 2 e ~ 2 g のそれぞれは、一方の開口面側の内径を太く、他方の開口面側の内径を細くしたステップ孔としていて、内径の大きな開口面付近に内導体非形成部 g を設けている。この内導体非形成部 g を内導体の開放端としている

[0012]

誘電体ブロック1の外面(六面)には外導体4を形成していて、内導体形成孔2a~2c,2e~2gの内面に形成した内導体の一方端を、(C)に示す短絡面で外導体4に短絡させている。誘電体ブロック1の外面には外導体4から分離した入出力端子6ant,6tx,6rxをそれぞれ形成している。

[0013]

内導体形成孔2dは、内径が一定のストレート孔であり、その内面に内導体を 形成し、(A)に示す開放端側の面で外導体4に導通させ、他方端を上記入出力 端子6antに導通させている。

[0014]

更に、誘電体ブロック1の外面には、内導体形成孔2a~2cによる3段の共振器から成る送信フィルタ部分と、内導体形成孔2e~2gによる3段の共振器から成る受信フィルタ部分との境界領域に外導体非形成部5を設けている。図1に示す例では、(C)の短絡面から(B)の上面にかけて、また、これとは別に(A)の開放端側の面から(D)の実装面にかけて、それぞれ外導体非形成部5を設けている。この外導体非形成部5は、隣接する送信フィルタと受信フィルタのアース電流の結合を抑える。

[0015]

図2は上記デュプレクサの等価回路図である。図2において、TXフィルタは送信フィルタ、RXフィルタは受信フィルタであり、それらのアース電流が相互インダクタンスMで結合する様子を等価回路で表している。上記外導体非形成部5を、隣接するフィルタ間に相当する外導体の一部に設けることによって、上記Mの値を小さくでき、送信フィルタと受信フィルタ間のアイソレーションを高め

ることができる。

[0016]

図3は上記外導体非形成部を設けた場合と設けない場合とでのアイソレーション特性の変化を示している。図3において、横軸は周波数、縦軸は送信信号入力端子から受信信号出力端子への透過量である。破線は上記外導体非形成部5を設けなかった場合、実線は設けた場合の特性であり、1810MHzが送信周波数帯域と受信周波数帯域の境界であり、図中ハッチングで示す部分が送信フィルタと受信フィルタの相手方周波数帯域での要求減衰量を示している。

[0017]

このように、外導体非形成部を設けたことにより、上記要求特性を満足させる ことができる。

[0018]

次に、第2の実施形態に係るデュプレクサの構成を図4を参照して説明する。 図4は第1の実施形態における図1に相当する部分の図であり、(A)は内導体 の開放端側の面、(B)は実装基板に実装した状態での上面図、(C)は内導体 の短絡面、(D)は実装基板への実装面をそれぞれ示している。この図4に示す 例では、(C)に示す短絡面から上面方向および実装面方向にそれぞれ外導体非 形成部5を形成し、且つこの外導体非形成部5を、入出力端子6antの周囲で ある、外導体4との分離部に連続させている。その他の構成は図1に示したもの と同様である。このような構造により、外導体非形成部5の連続長を稼いで、送 信フィルタと受信フィルタのアース電流の結合を効果的に抑えることができる。

[0019]

次に、第3の実施形態に係るデュプレクサの構成を図5を参照して説明する。 図5は第1の実施形態における図1に相当する部分の図であり、(A)は内導体 の開放端側の面、(B)は実装基板に実装した状態での上面図、(C)は内導体 の短絡面、(D)は実装基板への実装面をそれぞれ示している。この図5に示す 例では、入出力端子6antの周囲である外導体4との分離部に連続すると共に 、誘電体ブロック1をはちまき状に連続的に一周する外導体非形成部5を設けて いる。その他の構造は図1に示したものと同様である。このような構造により、 送信フィルタと受信フィルタのアース電流の結合を、より確実に抑えて、両者の アイソレーション特性を向上させることができる。

[0020]

次に、第4の実施形態に係るデュプレクサの構成を図6を参照して説明する。 図6の(A)は誘電体デュプレクサの上方からの斜視図、(B)は下方からの斜 視図である。第1~第3の実施形態では、誘電体ブロック内の、送信フィルタと 受信フィルタで挟まれる部分に励振用の内導体を設けて、この励振用の内導体に 送信フィルタの終段の共振器および受信フィルタの初段の共振器をそれぞれ結合 させたが、この図6に示す例では、内導体形成孔2a~2c部分に3段の共振器 からなる送信フィルタを構成し、内導体形成孔 2 e ~ 2 g 部分に 3 段の共振器か ら成る受信フィルタを構成し、入出力端子6antは、送信フィルタの終段の共 振器である内導体形成孔2cの内導体と容量結合し、且つ受信フィルタの初段の 共振器である内導体形成孔2eの内導体と容量結合するように配置している。な お、入出力端子6tx,6rxは内導体形成孔2a,2gの内導体にそれぞれ容 量結合する。このような構造のデュプレクサにおいて、誘電体ブロックの外面に おける、送信フィルタと受信フィルタの境界部分に、外導体非形成部5を設ける 。この例では、誘電体ブロックの上面において、開放面から連続するように外導 体非形成部5を設け、誘電体ブロックの実装面において、入出力端子6antの 外導体4からの分離部に連続するように外導体非形成部5を形成している。

[0021]

次に、第5の実施形態に係るデュプレクサの構成を図7を参照して説明する。 第1~第5の実施形態では、断面円形の内導体形成孔を設けて、その内面に内導体を形成したが、この図7に示す例では、誘電体ブロックの内部に平板状の内導体3a~3c,3e~3gを形成して、ストリップライン構造の共振器を構成している。このような構造でも、誘電体ブロックの外面に外導体非形成部5を、送信フィルタと受信フィルタの境界部分に設けることによって、両フィルタのアース電流の結合を抑え、両フィルタ間のアイソレーションを高めることができる。

[0022]

次に、第6の実施形態に係るデュプレクサの構成を図8を参照して説明する。

図8はデュプレクサを実装基板に実装した状態での斜視図である。図8において、7 r x, 7 t x は、誘電体ブロックの開放面を覆うとともに、誘電体ブロックの外面に形成した外導体4 r x, 4 t x と実装基板上の接地電極との間をそれぞれ導通させる金属カバーである。ここで、4 r x は受信フィルタ部分の外導体、4 t x は送信フィルタ部分の外導体である。誘電体ブロックの構成は図6に示したものと同様である。

[0023]

このように外導体非形成部5で分離した外導体4rxと4txに対してそれぞれ独立した金属カバー7rx,7txを用いて接地させたことにより、この金属カバー7rx,7txを流れるアース電流による送信フィルタと受信フィルタ間のアース電流の結合が抑えられ、両フィルタ間のアイソレーションを高めることができる。

[0024]

次に、第7の実施形態に係る通信装置の構成を図9を参照して説明する。

[0025]

図9においてANTは送受信アンテナ、DPXはデュプレクサ、BPFa,BPFbはそれぞれ帯域通過フィルタ、AMPa,AMPbはそれぞれ増幅回路、MIXa,MIXbはそれぞれミキサ、OSCはオシレータ、SYNは周波数シンセサイザである。

[0026]

MIXaは送信信号のIF信号と、SYNから出力された信号とを混合し、BPFaはMIXaからの混合出力信号のうち送信周波数帯域のみを通過させ、AMPaはこれを電力増幅してDPXを介しANTより送信する。AMPbはDPXから取り出した受信信号を増幅する。BPFbはAMPbから出力される受信信号のうち受信周波数帯域のみを通過させる。MIXbは、SYNから出力された周波数信号と受信信号とをミキシングして受信信号の中間周波信号IFを出力する。

上記デュプレクサDPX部分には、図1,図4~図8に示した構造のデュプレクサを用いる。

[0027]

尚、以上に示した各実施形態では、誘電体ブロックに設けた内導体による共振器間を結合させるための構造として、内導体形成孔をステップ構造にしたり、開放端に内導体非形成部による先端容量を形成したりする例を示したが、その他に、誘電体ブロックの開放面に、内導体から、隣接する内導体の開口部方向に伸びる共振器間結合用の電極を形成して、隣接する共振器間を結合させたり、隣接する内導体形成孔の間に結合用の孔、窪みまたはスリットなどを形成して、隣接する共振器間を結合させるようにした構造のものについても同様に適用できる。

[0028]

【発明の効果】

この発明によれば、互いに隣接するフィルタ同士の境界部に相当する外導体の 一部に外導体非形成部を設けたことにより、隣り合うフィルタ間でアース電流の 結合が抑えられ、隣り合うフィルタ同士のアイソレーション特性が改善される。

[0029]

また、この発明によれば、外導体非形成部を誘電体ブロックの外面に一周に亘って形成したことにより、アース電流の結合が確実に抑えられて、隣り合うフィルタ間のアイソレーション特性が改善される。

[0030]

また、この発明によれば、誘電体ブロックの外面に形成した、隣接する二つのフィルタが共用する入出力端子の周囲に外導体非形成部を連続させたため、外導体非形成部が入出力端子周囲の部分にまで連続することになり、隣接するフィルタ間のアース電流の結合が効果的に抑えられる。

[0031]

また、この発明によれば、誘電体ブロックの外導体に接続するアース接続用金属カバーを、外導体非形成部で分離した外導体毎に独立させたため、アース接続用金属カバーもフィルタ毎に分離され、隣接するフィルタ間のアース電流での結合が効果的に抑えられる。

[0032]

また、この発明によれば、上記構造の複合誘電体フィルタ装置を、例えばアン

テナ共用器としてのデュプレクサ部分に設けて通信装置を構成することにより、 送信信号の受信回路への回り込みが十分に抑えられて、良好な受信特性が得られ る。

【図面の簡単な説明】

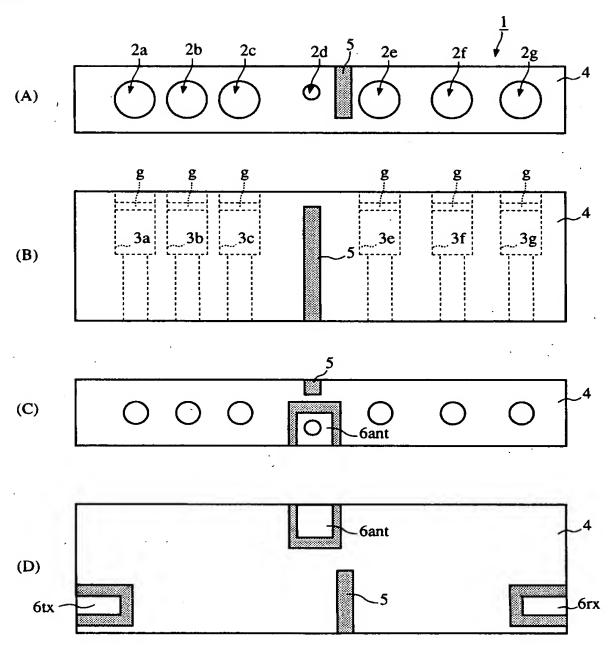
- 【図1】第1の実施形態に係るデュプレクサの投影図
- 【図2】同デュプレクサのアース電流の結合を考慮した等価回路図
- 【図3】同デュプレクサの外導体非形成部の有無によるアイソレーション特性の変化を示す図
 - 【図4】第2の実施形態に係るデュプレクサの投影図
 - 【図5】第3の実施形態に係るデュプレクサの投影図
- 【図 6 】第 4 の実施形態に係るデュプレクサの上方からの斜視図および下方 からの斜視図
 - 【図7】第5の実施形態に係るデュプレクサの斜視図
 - 【図8】第6の実施形態に係るデュプレクサの斜視図
 - 【図9】第7の実施形態に係る通信装置の構成を示すブロック図

【符号の説明】

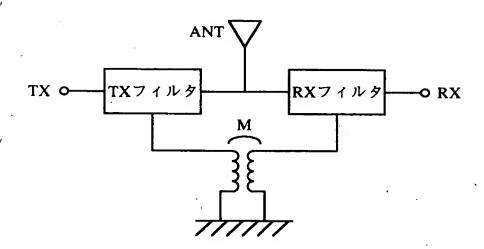
- 1-誘電体ブロック
- 2-内導体形成孔
- 3 内導体
- 4 外導体
- 5 外導体非形成部
- 6-入出力端子
 - 7-金属カバー
 - g-内導体非形成部

【書類名】 図面

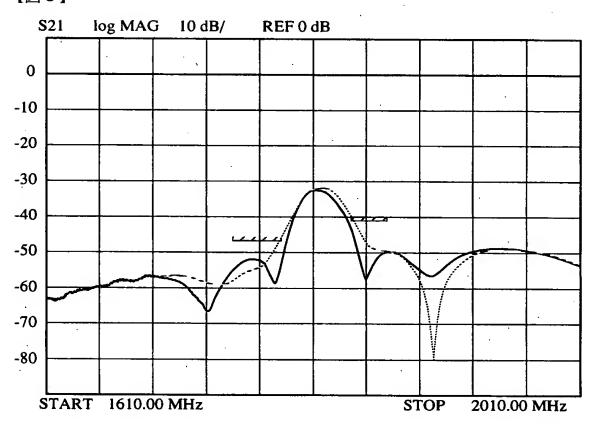
【図1】



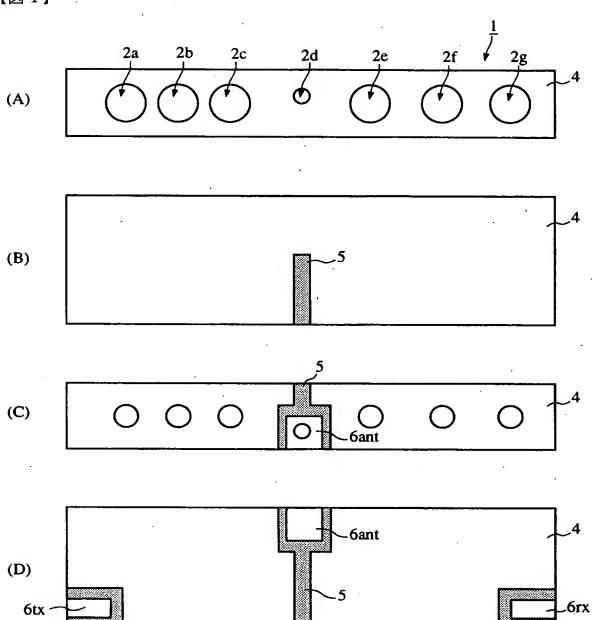
【図2】,



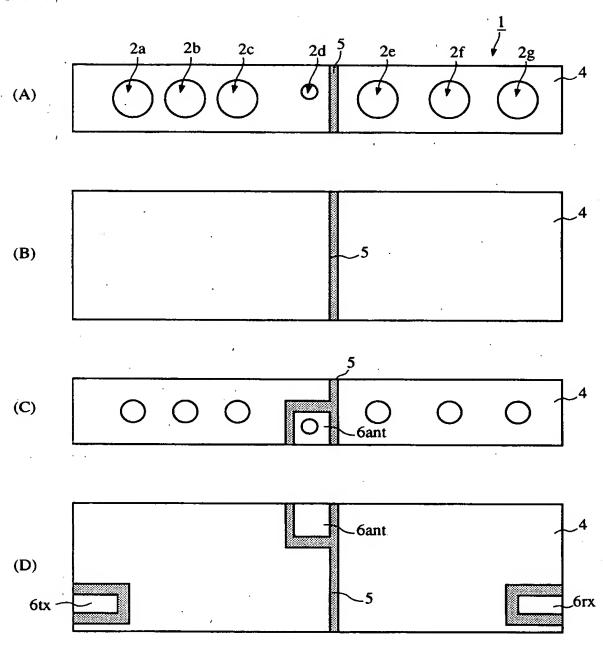
【図3】



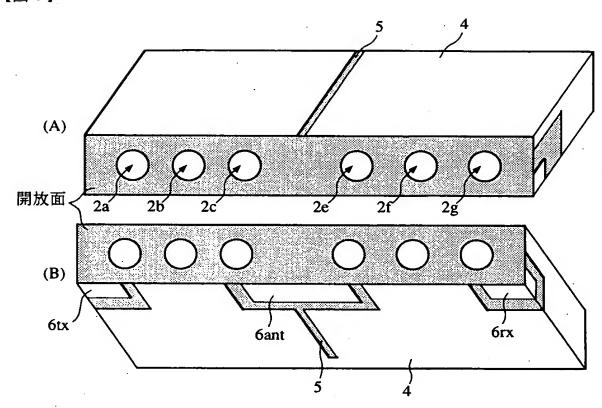




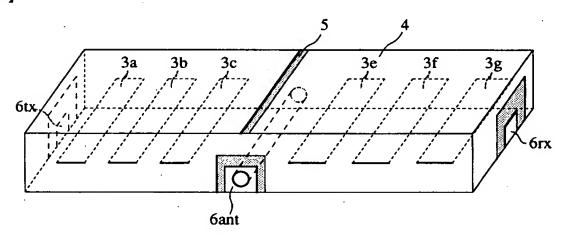
【図5】,



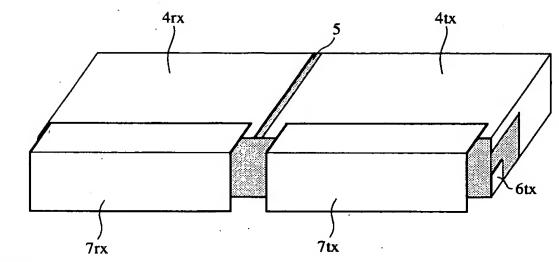
【図6】



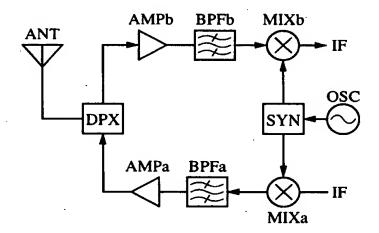
【図7】



【図8】,



【図9】





【要約】

【課題】 小型の誘電体ブロックを用いて全体に小型化を図った場合でも、 隣接するフィルタ間のアイソレーション特性を容易に高められるようにした複合 誘電体フィルタ装置およびそれを備えた通信装置を構成する。

【解決手段】 単一の誘電体ブロック1の内部に内導体形成孔2a~2gを 形成し、誘電体ブロック1の外面に外導体4を形成するとともに、内導体形成孔 2a~2c部分の送信フィルタと内導体形成孔2e~2g部分の受信フィルタと の境界部分に外導体非形成部5を設ける。

【選択図】 図1

出願人履歴情報

識別番号

[000006231]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住 所

京都府長岡京市天神二丁目26番10号

氏 名

株式会社村田製作所